

基于光纤模式数据采集方案的阵列快拍成像雷达

乞耀龙^{1,2} 王彦平¹ 谭维贤³ 张玉玺⁴ 孙进平⁴

(1. 中国安全生产科学研究院, 北京 100012; 2. 北京科技大学土木与环境工程学院, 北京 100083; 3. 内蒙古工业大学雷达技术研究所, 呼和浩特 010051; 4. 北京航空航天大学电子信息工程学院, 北京 100191)

摘 要: 阵列快拍成像雷达采用阵列天线雷达成像体制, 通过高速微波开关切换和高速数据采集, 可以同时实现对目标的空间分辨和时间分辨, 即实现雷达快拍成像, 该技术在飞行器平台的辅助导航、交通监测等领域具有广阔的应用前景。阵列快拍成像雷达的特点是能够快速成像, 核心技术包括微波信号收发、高速数据采集与传输、实时成像处理及阵列天线高速微波开关切换。其中, 高速数据采集与传输是实现快速成像是正确成像的关键, 数据缺失会导致图像散焦。本文首先分析了阵列快拍成像雷达成像原理及信号采样对数据采集与传输系统的要求; 继而提出了基于光纤传输模式的数据采集与传输系统方案, 系统采用四路高速 AD 对雷达基带信号进行采样, 在 FPGA 中进行复数运算, 通过光纤通道传送到主控计算机, 系统传输速率可以达到 2.5 Gbps; 最后, 通过阵列快拍成像实验验证了系统的性能。

关键词: 阵列快拍成像; 高速 AD; FPGA; 光纤模式

中图分类号: TP79 **文献标识码:** A **DOI:** 10.16798/j.issn.1003-0530.2017.04.019

Array Snapshot Imaging Radar Based on Optical Fiber Data Acquisition and Transmission

QI Yao-long^{1,2} WANG Yan-ping¹ TAN Wei-xian³ ZHANG Yu-xi⁴ SUN Jin-ping⁴

(1. China Academy of Safety Science and Technology, Beijing 100012, China; 2. School of Civil and Environment Engineering, University of Science and Technology Beijing, Beijing 100083, China; 3. Radar Research Institute, Inner Mongolia University of Technology, Hohhot 010051, China; 4. School of Electronics and Information Engineering, Beihang University, Beijing 100191, China)

Abstract: Based on high-speed microwave switch and high-speed data acquisition, array snapshot imaging radar can simultaneously achieve spatial resolution and time resolution, that is, to achieve rapid radar imaging, which has wide application prospects in the fields of auxiliary navigation of aircraft platform, traffic monitoring. The main technology of snapshot imaging radar includes microwave signal transmission and reception, high-speed data acquisition and transmission, real-time imaging processing and array antenna high-speed microwave switch switching. And high-speed data acquisition and transmission is critical to achieve correct imaging which is related to the image focusing quality. In this paper, the imaging principle of array snapshot imaging radar and the requirement of signal sampling and data acquisition and transmission system are analyzed. Then, the data acquisition and transmission system based on optical fiber transmission mode is proposed, which uses four high-speed ADs to sample the radar baseband signal, achieves complex operation via FPGA, and transfers the echo to host computer via fiber channel. the system transfer rate can be up to 2.5 Gbps. Finally, through the performance of the system is verified via array snapshot imaging experiments.

Key words: array snapshot imaging; high-speed AD; FPGA; fiber optic mode

1 引言

阵列快拍成像雷达采用阵列天线雷达成像体

制,在距离向通过发射宽带电磁波信号实现距离向分辨,在方位向布置阵列天线,通过阵元间信号的相干积累实现阵列方向的分辨。通过高速数据采

集系统获取不同阵元的回波数据,成像时间短,在实现对观测目标空间分辨的同时,实现对目标的时间分辨,即雷达快拍成像。可用于多种飞行器平台的辅助导航、能见度低的着陆引导等应用,成为当前雷达成像应用的研究热点之一。20世纪90年代中后期,德国DLR就开始将阵列天线技术应用到雷达成像领域,研制能对飞行路线正前方扇形区域进行相当分辨率成像的新型机载前视成像雷达实验系统——用于视景增强的新型区域成像雷达SIREV。2004年,法国ONERA宣布研制的DRIVE系统^[1]和2006年德国FGAN-FHR提出研制的ARTINO系统^[2-3]都采用了阵列成像雷达的技术。

阵列快拍成像雷达的特点是能够快速成像,核心技术包括微波信号收发、高速数据采集与传输、实时成像处理及阵列天线高速微波开关切换。其中,高速数据采集与传输是实现快速成像的关键技术之一。在雷达系统中,接收机需要对基带或者中频信号进行采样,阵列快拍成像雷达对信号实时性要求比较高,需要AD模块采用高采样率,同时大数据量也对采样数据的高速传输和存储要求较高。

本文重点研究了基于光纤模式的阵列快拍成像雷达高速数据采集与传输系统的设计与实现。光纤模式数据采集与传输具有抗干扰性好、损耗低、数据量大、质量轻等优点。具体的,首先,在第2节分析了阵列快拍成像雷达的成像原理,通过信号组成分析了雷达对数据采集系统的要求;在第3节,提出了阵列快拍成像雷达高速数据采集与传输系统的方案及实现;第4节通过快拍实验对系统性能进行了验证,最后是本文的结论。

2 阵列快拍成像雷达采样要求

2.1 信号形式

本文数据采集系统应用的阵列快拍雷达采用宽带步进频连续波信号,通过多通道天线阵列时分复用发射机和接收机,来对目标进行成像。

步进频连续波阵列快拍雷达的工作原理是通过发射一系列特定频率范围内的连续波脉冲,然后直接对接收信号的频域进行采样,并对脉冲回波进行傅里叶反变换(IFFT)。其特点是通过一系列脉冲来实现大带宽,从而获得距离向高分辨率,在获得距离向高分辨率的同时降低了数字信号处理机对瞬时带宽的要求^[4]。本文的模型及方法的推导

均采用步进频连续波信号作为辐射信号,步进频连续波信号可以描述如下。

如图所示,横坐标表示时间, T_s 表示宽带信号发射的时间, τ 为子脉冲宽度;纵坐标表示频率,在时间 T_s 内,发射频率范围为 $[f_{\min}, f_{\max}]$,频率间隔为 Δf 。信号的时域形式为,一次宽带信号包括 p 个脉冲。

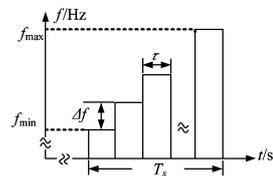


图1 步进频连续波信号
Fig.1 Step frequency continuous wave signal

以发射步进频信号为例,信号的时域表达式为,

$$e_0(t) = \sum_{i=0}^{N-1} \text{rect}\left(\frac{t - iT_r}{\tau}\right) \exp[j \cdot (\omega_0 + i\Delta\omega) \cdot t] \quad (1)$$

其中, N 为子脉冲个数, T_r 为脉冲重复周期, $i\Delta\omega$ 表示第 i 个脉冲的载频增量, ω_0 为发射载频的基频分量。

步进频率信号利用较小的瞬时带宽合成较大的有效带宽,从而获得较高的距离分辨率。发射机发射 N 个脉宽为 τ ,载频步长为 Δf 的相参脉冲串,每个脉宽内的载频为 $f_i = f_0 + i\Delta f (i=0,1,2,\dots,N-1)$,总的信号带宽是 $N\Delta f$,所以发射机时域信号可以表示为,

$$x(i) = A_i \exp(j2\pi f_i t + \theta_i), iT_r \leq t \leq iT_r + T_p \quad (2)$$

其中, A_i 和 θ_i 为 f_i 的幅度和初相。那么,第 i 个信号回波就可以表示成:

$$y(i) = A'_i \exp\{j2\pi f [t - \tau(t)]_i + \theta_i\}, iT_r \leq t \leq iT_r + T_p \quad (3)$$

其中, A'_i 是回波信号幅度, $\tau(t)$ 是目标延时。相参检测用的参考信号为:

$$z(i) = A_i \exp(j2\pi f_i t + \theta_i), iT_r \leq t \leq iT_r + T_p \quad (4)$$

2.2 采样原理

回波信号与参考信号混频后产生基带模拟信号,使用AD转换成数字信号,为保证对回波信号的正确采样,需要在发射信号延迟 T_Δ 后满足奈奎斯特采样定理条件下进行低通采样, T_Δ 应满足 $\tau(t) \leq T_\Delta \leq T_p$,这样采到的IQ通路数据具有相当于目标瞬时回波离散频谱的特征,对 N 个数据进行IFFT就可以在很小信号瞬时带宽的情况下通过相参合成对目标进行一维距离分辨。

2.3 对数据采集系统的要求

本文根据已有阵列快拍成像雷达的参数分析雷达对数据采集系统的要求。设阵列方向共有 200 对收发通道,发射机扫频范围是 24 GHz 到 30 GHz,按顺序依次进行切换,对 200 路通道采样完成后,需要在下一个扫描序列之前将采样数据传送到上位机,所以需要有一个高速数据采集、传输通路。

定义系统最大不模糊距离窗 $R_u = c/2\Delta f^{[5]}$ 。设这里 R_u 为 1.5 m,则 Δf 满足, $\Delta f \leq 100$ MHz,总的信号带宽是 6 GHz,所以扫频点数 $N = B/\Delta f \geq 60$,在最大不模糊距离窗为 1.5 m 的情况下,每个通道的扫频点数不少于 60,扫描时间大约 4 μ s,要完成一次成像天线阵列需要进行 200 次这样的扫描,所以 AD 采样也需要连续采样 200 次,假设采样分辨率为 12 bit,采样通道数为 4 路,则每次连续采样的采样时间为 4 μ s * 200 = 800 μ s,数据量为 800 * 60 * 12 * 4 = 288000 bit = 0.2747 Mbit,设 PRF 为 1 kHz,对应 PRF 为 1 ms,则对数据采样后传输时间为 1000 μ s - 800 μ s = 200 μ s。

由以上数据可以计算出数据传输速度为: 0.2747 Mbit / 200 μ s = 1.4 Gbit/s,普通的传输方式如 USB、串口、吉比特以太网都无法满足如此高的传输速率,而光纤通信具有如下优点^[6]:

- 1) 光波频率高、传输容量大;
- 2) 不受电磁干扰,保密性好;
- 3) 信号衰减小,中继距离长;
- 4) 耐高温、高压,抗腐蚀,不受潮,工作可靠;
- 5) 光纤材料来源丰富、低廉,且直径小、重量轻、可挠性好。

数据传输方式上采用光纤接口,对上位机与采样板采集板卡之间的接口速率也提出了更高的要求,一般的 PCI 支持的 133MBps 速率已无法满足要求,为此我们选用 PCIE 接口,可满足传输要求。

3 系统实现方案

本文设计的高速数据采集与传输系统分为数据采集前端和数据采集后端两部分。其中数据采集前端包括 AD 板卡、采集控制,负责对雷达接收机四路基带信号在触发信号时能下进行实时采样,并通过光纤接口,传送到数据采集后端;数据采集后端主要包括数据接受转存板卡以及上位机,负责接收并解析数据采集前端光口发过来数据包,解析后

通过 PCIE 通道发送到上位机,同时接收并响应上位机的命令,对整个采样系统进行控制。系统原理如图 2 所示。

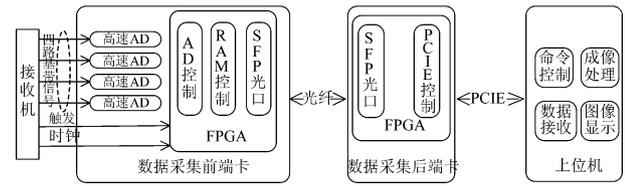


图 2 系统原理

Fig. 2 System principle

系统主控芯片的选取应满足高速数据传输和运算的需要,并尽可能有一定的资源冗余方便系统升级,使用 Xilinx 公司的一款高端 FPGA, XC6VLX240T 作为主控芯片。该芯片具有丰富的逻辑资源,包含 12 个混合模式时钟配置管理(MMCM)、3650 Kbits 分布式 RAM、832×18Kbyte 的 Block RAM、720 个可配置 IO、2 个 PCIE 接口模块、4 个以太网 MAC 控制器和 24 个 GTX,适用于高速串行传输。

3.1 高速 AD 模块

本系统的 AD 采用 TI 公司的高速 ADC 芯片 ADS5463,具有 12-bit 分辨率,采样速率高达 500MSPS,模拟输入信号配置成差分形式以获得最佳性能,输出 12 组 LVDS 兼容的并行信号。

雷达收发机有两个接收机,回波信号同参考信号混频后产生四路基带 IQ 信号,采用四片 ADS5463 分别采样,采样率是 500MSPS,按照 2.1 对采样时刻的分析,当每个通道的频点持续时间 $T_p = 62.5$ ns,系统最大不模糊距离窗 $R_u = 1.5$ m 时, $\tau(t) \leq 2R_u/c = 10$ ns,因此需要在每个频点信号延迟至少 10 ns 后进行采样,可以多次采样并累加在不增加传输数据量情况下达到提高信噪比的目的,如图 3 所示。

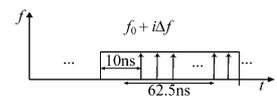


图 3 采样时序示意图

Fig. 3 Sampling timing diagram

在前端数据采集中,除进行 AD 采样控制外,还需要对每个频点内采集的数据经行复数加法,并对 RAM 进行控制,为了实现数据从上位机到 DAC 整个过程中传输的实时性,本系统采用 2 片 SRAM,每片 SRAM 大小是 64k×16 bits, SRAM 访问时钟工作在 200 MHz。两片 SRAM 可以工作在乒乓模式,也可以同时工作。这部分的 FPGA 实现框图见图 4。

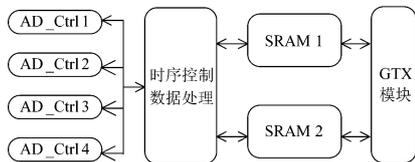


图4 采集控制与数据存储

Fig. 4 Acquisition Control and Data Storage

3.2 光口通信模块

高速串行 I/O 技术相比于传统的并行 I/O 技术有很多优势,包括更少的器件引脚数、更少的印刷电路板(PCB)层数、降低电路板空间要求、可以轻松实现 PCB 设计、连接器较小、电磁干扰降低并具有一定的抗噪能力。串行已经成为高带宽数据通信互联系统的首选,逐渐被多个业界标准所采用,比如光纤通道(Fiber Channel)、Rapid IO 串行、PCIE、先进交换互联(Advanced Switching Interface)、SATA、1-Gb 以太网、10Gb-以太网(XAUI)。

Rocket IO 收发器是在 Xilinx 的 FPGA 中 Virtex-2 Pro 以上系中集成的专用串行通信模块,在 Virtex-5 LXT 和 SXT 系列 FPGA 中,Rocket IO 称为 GTP。Virtex-6 LXT 和 SXT 系列中称为 GTX。具有以下特性:

- 1) CML(电流模式逻辑)串行驱动/具有可配置终端的缓冲器。
 - 2) 可编程的发送端预加/去重技术,接收端的均衡技术和线性反馈均衡(DFE)技术,能保持信号的完整性。
 - 3) 支持从 750Mb/s 到 6.6Gb/s 的线速率。且在 480Mb/s 到 600Mb/s 时可以根据需要选择 5 倍过采样。
 - 4) RX/TX 变速器为 64B/66B 和 64B/67B 协议提供了数据头插入和抽取的支持。
 - 5) 内部支持 PCS 的多种特性:8b/10b 编解码,comma 对齐,信道绑定和时钟纠正。
- 这一部分 FPGA 实现如图 5 所示。

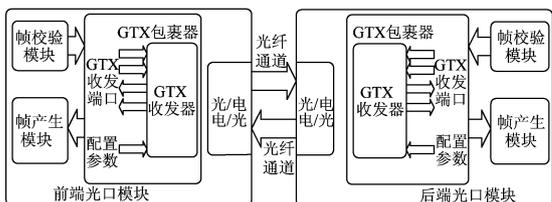


图5 光纤通道数据传输

Fig. 5 Fiber Channel data transmission

3.3 PCIE 接口模块

PCIE 是第三代高性能 IO 总线标准,相比于 PCI、PCI-X 总线采取了根本性的变革,主要体现在两个方面:一是从并行总线改为串行总线;二是采用点到点的互联。在每个方向上都有 x1, x2, x4, x8, x16 或者 x32 个信号对,可以根据不同的需求进行配置。PCIE 1. x 标准支持每条通路在每个方向上数据传输率达 2.5Gbps,即 250MBps 每链路,假如设备有 8 条链路,总的数据传输速率就是 250MBps * 8 = 2GBps; Express 2.0 标准将这一速率提高一倍,达到 500MBps/链路,这意味着一个 32 链路的 PCI 接口(x32)可支持高达 16GBps 的速率。

类似于 TCP/IP 协议,PCIE 体系结构分为三层:事务层(TLP)、数据链路层(DLLP)、物理层(PLP)。事务层主要功能是根据设备核和应用程序的信息生成 TLP 和接受来自数据链路层的 TLP;数据链路层主要功能是可可靠地将 TLP 经过链路传送到对方的设备;物理层发送端主要将 DLLP 和自己生成的物理层包 PLP 转换成串行位流,以 2.5Gbps/通路的速率输出到链路上,在接收端进行反向处理。

实现的时候采用 DMA(直接存储器访问)方式传输数据,DMA 由上位机软件启动,首先设定 FPGA 中上位机端起始寄存器地址、PCIE 端起始寄存器等初始化信息。FPGA 通过 PCIE 在数据准备好后,置位数据有效更新寄存器,并写入到上位机相应的内存地址中,当上位机查询到有效更新寄存器有效的时候,分组写入数据,读取完整的一帧数据后,将结束标志寄存器置有效,通知 FPGA 一帧数据读取结束,FPGA 重新配置有关寄存器。上位机通过查询继续等待下一个数据包,与此同时可以显示及做其他处理。采用 DMA 方式进行数据传输节省了大量的 CPU 时间,提高了系统的效率是系统实现的关键技术。使用 PCIE 2.0 IP 核实现了这一部分,如图 6 所示。

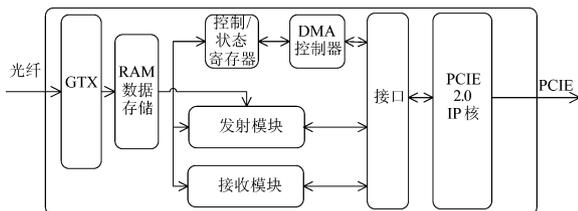


图6 PCIE 总线传输

Fig. 6 PCIE bus transmission

4 系统性能验证

4.1 阵列快拍成像雷达组成

基于本文设计的高速数据采集系统,构建了阵列快拍成像雷达,主要包括微波信号收发系统、阵列天线及高速微波开关系统、高速数据采集与传输系统、实时成像处理系统^[7-8]。系统框图如图 7 所示。

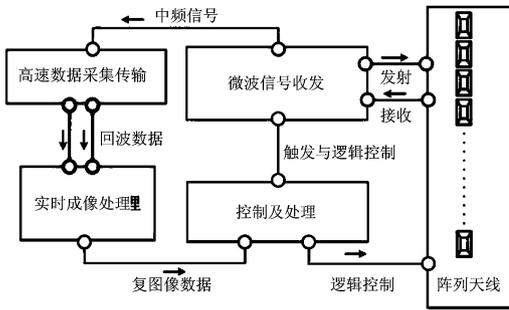


图 7 阵列快拍成像雷达组成

Fig. 7 Composition of array snapshot imaging radar

如上图所示,阵列快拍成像雷达的功能及工作原理如下:

1) 微波信号收发系统

产生并发射宽带电磁波信号,并通过阵列天线发射到空间中,接收从目标反射的回波信号,并将射频回波信号转换为中频信号输入到高速数据采集传输系统中。

2) 阵列天线

将电磁波信号辐射到空间中,并接收目标所反射的回波信号。

3) 高速数据采集传输系统

采集回波信号,从而将中频回波信号转换为数字信号,即回波数据,传输给实时成像处理系统。

4) 实时成像处理系统

接收回波数据,并对每帧数据成像处理,将复图像数据传输到控制与处理系统中^[9-11]。

5) 控制及处理系统

向微波信号产生及天线阵列及开关阵列子系统发送指令,控制信号的产生、发射与接收,并控制天线阵元之间的电子切换;并接收数据处理子系统的复图像数据,进行运动目标的显示和后处理。

4.2 阵列快拍成像实验

本节通过阵列快拍成像实验对成像性能进行了验证。实验使用的阵列及观测场景如图 8 所示,观测目标为水槽中处于运动中的舰船缩比模型。二维数据采集的 PRF 为 1000 Hz,即对于运动中的舰船目标,每秒钟实现 1000 副雷达图像的获取。

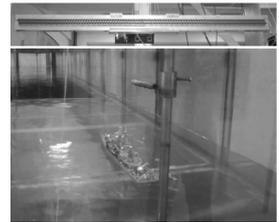


图 8 快拍成像实验

Fig. 8 Snapshot imaging experiment

图 9 所示为成像结果,从 1 秒钟的快拍结果内抽取了 8 帧图像,可以看出,每帧图像都可以对运动中的舰船良好聚焦,证明了本文数据采集系统所获取数据的有效性。

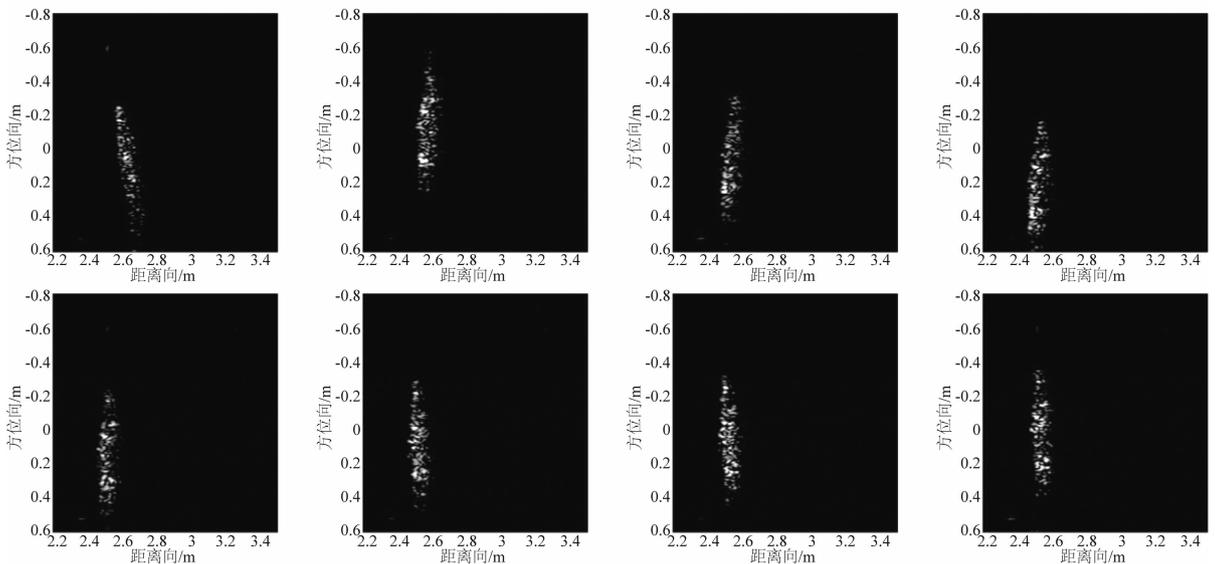


图 9 快拍雷达成像结果

Fig. 9 Snapshot radar imaging results

5 结论

本文通过分析阵列快拍成像雷达的信号采样需求,提出了基于光纤传输模式的高速数据采集与传输系统方案。并通过阵列快拍实验验证了所设计系统的有效性。本文的研究对于阵列快拍成像雷达中的应用具有重要意义。

参考文献

- [1] Nouvel J F, Jeuland H, Bonin G, et al. A Ka-band Imaging Radar: DRIVE on board ONERA Motorglider [C] // 2006 IEEE International Geoscience and Remote Sensing Symposium (IGARSS 2006), Denver, United States, 2006.
- [2] Weib M, Ender J H G. A 3D imaging radar for small unmanned airplanes-ARTINO [C] // European Radar Conference (EUSAR2005), 6-7 October, Paris, France, 2005: 209-212.
- [3] Klare J, Str N, Wachtberg D, et al. A New Airborne Radar for 3D Imaging-Simulation Study of ARTINO [C] // 6th European Conference on Synthetic Aperture Radar (EUSAR2006), Dresden, Germany, 2006.
- [4] Yang J, Thompson J, Huang X, et al. Random-Frequency SAR imaging based on compressed sensing [J]. IEEE, 2013, 51(2): 983-994.
- [5] 高晓平, 孔令讲, 杨建宇. 定性分析 DDS 杂散对步进频率雷达性能的影响 [J]. 计算机仿真, 2008, 25(12): 17-20.
Gao Xiaoping, Kong Lingjiang, Yang Jianyu. The Influence of DDS Spurious Effects on Stepped-Frequency Radar's Performance [J]. Computer Simulation, 2008, 25(12): 17-20. (in Chinese)
- [6] 苏绍璟, 郭熙业, 张世猛, 等. 超高速光纤通信数据采集系统 [J]. 数据采集与处理, 2007, 22(3): 374-377.
Su Shaojing, Guo Xiye, Zhang Shimeng, et al. Data Acquisition System of Ultra-High Speed Optical Communication [J]. Journal of Data Acquisition & Processing, 2007, 22(3): 374-377. (in Chinese)
- [7] Tan Weixian, Qi Yaolong, Wang Yanping, et al. Study on Fully Polarimetric 3D Microwave Imaging [C] // IET International Radar Conference 2015, 2015.
- [8] Marwan Y, Christian F. Digital Beamforming in SAR Sys-

tems [J]. IEEE Transaction on Geoscience and Remote Sensing, 2003, 41(71): 1735-1739.

- [9] Qi Yaolong, Yang Xiaolin, Tan Weixian, et al. Research on the Microwave Snapshot Imaging Radar Based on antenna array [C] // IET International Radar Conference 2013, 2015.
- [10] Qi Yaolong, Tan Weixian, Peng Xueming, et al. Application of Optimized Sparse Antenna Array in Near Range 3D Microwave Imaging [J]. IEICE TRANS. COMMUN., 2013, E96-B(10): 2542-2552.
- [11] 乞耀龙, 王彦平, 李湖生, 等. 一种用于地基雷达数据成像处理的数字波束形成算法 [J]. 信号处理, 2015, 31(10): 1313-1317.
Qi Yaolong, Wang Yanping, Li Husheng, et al. Digital beam forming algorithm for ground-based radar imaging [J]. Journal of Signal Processing, 2015, 31(10): 1313-1317. (in Chinese)

作者简介



乞耀龙 男, 1984 年生, 河北南宫人。中国安全生产科学研究院博士后, 主要研究方向为地基合成孔径雷达系统、阵列雷达成像等。

E-mail: longgniy@163.com



王彦平 男, 1976 年生, 山东临沂人。中国安全生产科学研究院研究员, 博士生导师, 主要研究方向为干涉 SAR、雷达信号处理等。

E-mail: jwkj2012@189.cn

谭维贤 (通讯作者) 男, 1981 年生, 湖北恩施人。内蒙古工业大学副教授, 硕士生导师, 主要研究方向为微波三维成像、雷达系统及阵列信号处理等。

E-mail: wxtanm@163.vip.com

张玉玺 男, 1985 年生, 河南驻马店人。北京航空航天大学实验师, 主要研究方向为空天电子信息虚拟仿真实验教学中心建设、FPGA/DSP 实时信号处理硬件系统、高速 ADC 数据采集系统等。

孙进平 男, 1975 年生, 甘肃天水人。北京航空航天大学教授, 博士生导师, 主要研究方向为信号分析检测与估计、图像理解、雷达信号处理等。